

PAT-NO: JP407283336A
DOCUMENT-IDENTIFIER: JP 07283336 A
TITLE: CHIP CARRIER
PUBN-DATE: October 27, 1995

INVENTOR-INFORMATION:

NAME

OFUSA, TOSHIO

TSUKAMOTO, TAKETO

TOKI, SOTARO

ASSIGNEE-INFORMATION:

NAME

TOPPAN PRINTING CO LTD

COUNTRY

N/A

APPL-NO: JP06067154

APPL-DATE: April 5, 1994

INT-CL (IPC): H01L023/12

ABSTRACT:

PURPOSE: To improve cooling property and connection reliability by providing a spherical pad for making connection to an external circuit at each end.

CONSTITUTION: A lead member 20 is aligned and overlapped on the surface at the side of an insulation base (adhesive sheet) 12 provided at a metal plate 11 for mounting a chip and both are heated to 180°C and are laminated while applying 2-5kg/cm<SP>2</SP> pressure and are cooled after approximately 30 minutes and then are taken out. A hole 30 for connection is formed in advance at a part where the lead member 20 and the conductor part of the metal plate 11 for mounting a chip need to be electrically connected, both are

laminated, a
conductive paste including copper powder is filled into the hole 30,
and the
conductive paste is heated at 150°C for 30 minutes to cure the
paste. The
electrode on the chip and the lead member 20 are electrically
connected by a
wire bonder with a gold wire whose diameter is 30μm. The ground
electrode on
the chip is connected to the conductor member of the metal plate 11
for
mounting the chip.

COPYRIGHT: (C)1995,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-283336

(43) 公開日 平成7年(1995)10月27日

(51) Int.Cl.⁶

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 23/12

H 0 1 L 23/ 12

L

審査請求 未請求 請求項の数4 O L (全 6 頁)

(21) 出願番号 特願平6-67154

(22) 出願日 平成6年(1994)4月5日

(71) 出願人 000003193

凸版印刷株式会社

東京都台東区台東1丁目5番1号

(72) 発明者 大房 俊雄

東京都台東区台東1丁目5番1号 凸版印刷株式会社内

(72) 発明者 塚本 健人

東京都台東区台東1丁目5番1号 凸版印刷株式会社内

(72) 発明者 土岐 荘太郎

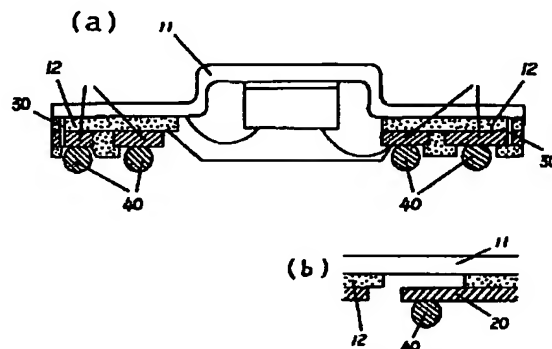
東京都台東区台東1丁目5番1号 凸版印刷株式会社内

(54) 【発明の名称】 チップキャリア

(57) 【要約】

【目的】 QFP型の半導体装置の製造設備をそのまま使用でき、従来のBGAより放熱性・接続信頼性の高い、新規なBGA型のチップキャリアを提供する。

【構成】 チップ搭載用金属板の表面に、搭載部を除く形状に設けられた絶縁性シートを介して、所定の導体パターンよりなるリードが、半導体集積回路素子と接続される多数の始端より略放射状に外側に延びており、それらの末端が前記絶縁性基材の表面に略マトリクス状に配置されており、個々の前記末端には、外部回路との接続用の球状パッドが設けられている。



【特許請求の範囲】

【請求項1】半導体集積回路の搭載用金属板の表面に、前記搭載部を除く形状に設けられた絶縁性シートを介して、所定の導体パターンよりなるリードが配置されてなるチップキャリアであって、

前記リードが、半導体集積回路素子と接続される多数の始端より略放射状に外側に延びており、それらの末端が前記絶縁性基材の表面に略マトリクス状に配置されており、個々の前記末端には、外部回路との接続用の球状パッドが設けられていることを特徴とするチップキャリア。

【請求項2】前記リードの末端部のみが露出するように、略マトリクス状に開口が存在する絶縁性シートが、前記リードの表面に積層され、前記開口部に外部回路との接続用パッドが設けられた構成の請求項1または請求項2に記載のチップキャリア。

【請求項3】前記接続用の球状パッドとして、錫、錫鉛合金、金とこれらの金属を主成分とする合金のうち、2種以上の金属を積層した構成のものを用い、前記末端部側に金を含む合金を配置し、外側に錫または錫鉛合金を配置したことを特徴とする請求項1～請求項3の何れかに記載のチップキャリア。

【請求項4】前記導体パターンの末端部が、対応する箇所の前記絶縁性基材と10μm以上の間隔を隔てていることを特徴とする請求項1～請求項4の何れかに記載のチップキャリア。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、半導体集積回路素子（以下、チップと称する）を搭載し、外部回路に接続するために用いるチップキャリアに関する。詳しくは、ボール・グリッド・アレイ型（Ball Grid Array…以下、BGAと称する）の半導体パッケージ向けのチップキャリアに関する。

【0002】

【従来の技術】従来、チップをプリント配線板などの外部回路に接続するための代表的な装置として、クワッド・フラット・パッケージ（Quad Flat Package…以下、QFPと称する）がある。

【0003】QFPは、パッケージの内部でチップとリードフレームのインナー・リードとをワイヤボンディング等により接続し、チップを含む領域を樹脂にてモールドしてパッケージとし、その四辺からリードフレームのアウト・リードを引き出し、前記リードをガルウィング状に形成し、外部回路と接続する方式の半導体パッケージであり、最も広く普及している。（図3参照）

【0004】昨今、新規な上記の接続用装置として、BGA型の半導体パッケージが普及しつつある。

【0005】前記パッケージは、特開昭59-172758号公報に例示されるような、外部回路に直接的表面取付けが

できるリードレス・チップキャリアに関するものであり、

①複数のワイヤボンッドパッド51によって取り囲まれたダイボンディング部位を有する上方のボンディング面。（図5(a)参照）

②前記上方のボンディング面に対向し、内側のはんだパッド52配列を含む下方のはんだ付け面。（図5(b)参照）

③前記はんだパッド52の一部を前記ワイヤボンッドパッド51の一部に電気的に結合する手段53。（図5(c)参照）

④前記内側のはんだパッド52を取り囲んでいる前記下方のはんだ付け面の絶縁性周辺部位54。（図5(c)参照）を具えることを特徴とする。（図5参照）

【0006】また、これに似た形態の半導体パッケージとして、上記はんだパッドの代わりに金属ピンを立てた構造で、プリント配線板に予め形成したスルーホールに挿入してはんだ付けすることで固定する、いわゆるピン・グリッド・アレイ型（PinGrid Array…以下、PGAと称する）の半導体パッケージがある。（図4参照）

【0007】なお、上記参照図面では、チップの端子の数およびリードの本数が9個についての場合で説明を簡略化している。

【0008】QFPに対してのBGAの利点は、特に実装密度の向上にあり、QFPを取り付けるのに必要な外部回路基板の実質的面積よりも、BGAを取り付けるのに必要な前記面積が大幅に小さくなる点にある。

【0009】一般的なBGA型の半導体パッケージは、プリント配線板用の銅張積層板（エポキシ樹脂等からなる絶縁性基材の両面または片面に、銅箔を貼り合わせたもの）をベース材料（上記③）とし、これをフォトリソ法等の方法で加工して、チップ搭載部と配線部（上記①と②）を形成している。

【0010】

【発明が解決しようとする課題】上記のようにベース材料として銅張積層板を使用したBGA型の半導体装置では、広く一般的に使われているQFP型の半導体パッケージ用の製造設備がそのまま使用できないため、BGA向けの製造設備が新たに必要となる。

【0011】また、BGA型の半導体パッケージをプリント配線板（外部回路）に接続する際、230～260℃程度に加熱してはんだボール（パッド）を溶融させる必要があり、この時の熱で半導体パッケージとプリント配線板（外部回路）の両方に反りが発生することにより、ボール状に形成した半導体装置上の端子（はんだパッド）とプリント配線板上に形成したパッドとの間に隙間が発生してしまうため、端子数がおよそ300ピンを越えるチップを搭載する場合には、全てのピンを安定して接続することが難しい。

【0012】さらに、発熱量の大きいチップを使用する場合も、上記ベース材料として樹脂を基本とする従来の

BGAでは、放熱性・接続信頼性の点で満足のいくものではない。

【0013】そのため、端子数がおよそ300ピン以上のものや、発熱量の大きいチップを使用する場合には、接続信頼性を向上させるために、PGA型の半導体パッケージに加工してチップを搭載することになるので、半導体装置自体が高価になってしまうという問題がある。

【0014】本発明は上記問題を考慮して、従来から広く使用されているQFP型の半導体装置の製造設備をそのまま使用でき、PGA型の半導体装置より安価で、従来のBGA型の半導体装置より放熱性・接続信頼性の高い、新規なBGA型の半導体装置を達成するようなチップキャリアを提供することを目的とする。

【0015】

【課題を解決するための手段】請求項1に記載の本発明は、半導体集積回路の搭載用金属板の表面に、前記搭載部を除く形状に設けられた絶縁性シートを介して、所定の導体パターンよりなるリードが配置されてなるチップキャリアであって、前記リードが、半導体集積回路素子と接続される多数の始端より略放射状に外側に延びており、それらの末端が前記絶縁性基材の表面に略マトリクス状に配置されており、個々の前記末端には、外部回路との接続用の球状パッドが設けられていることを特徴とする。

【0016】上記構成（絶縁性シートを介して所定の導体パターンよりなるリードが配置された構成）とする理由は、前記リードの一例を示す平面図（図2）からわかるように、各リードの末端が略マトリクス状に配置されており、各リードが独立しているため、単層の金属板のみを用いては成形できないので、絶縁性シートによって各リードを支持する必要があるためである。

【0017】請求項2に記載の発明は、前記リードの末端部のみが露出するように、略マトリクス状に開口が存在する絶縁性シートが、前記リードの表面に積層され、前記開口部に外部回路との接続用の球状パッドが設けられた構成であることを特徴とする。

【0018】請求項3に記載の発明は、前記接続用の球状パッドとして、錫、錫-鉛合金、金とこれらの金属を主成分とする合金のうち、2種以上の金属を積層した構成のものを用い、前記末端部側に金を含む合金を配置し、外側に錫または錫-鉛合金を配置したことを特徴とする。

【0019】請求項4に記載の発明は、前記導体パターンの末端部が、対応する箇所の前記絶縁性基材と10μm以上の間隔を隔てていることを特徴とする。

【0020】

【作用】QFPと同様に、4連または5連のフレーム状（帯状のフレーム材料に、モジュールが4つまたは5つある構成）として、この状態でチップの搭載からパッケージングまでが行なえるようになり、また、従来のBG

Aと異なり、配線パターンであるリード自体が剛性を有する厚さであり、リードが主体な構成であるため、既存のQFPの製造設備がそのまま適用でき、BGA型の半導体パッケージが製造できる。

【0021】また、導体パターンからなるリードを絶縁性シートを介して形成したことにより、導体パターンの電気特性（インピーダンス・インダクタンス等）を改善することも可能となる。

【0022】また、チップ搭載部を金属材料にて成形することにより、チップからの発熱を直接金属部で放散できるようになり、放熱特性も向上する。

【0023】さらに、接続用パッドとしてボール状のはんだパッドを用いると、外部回路との接続が確実となるが、加熱・加圧によるボールの溶融に起因する隣合う配線との短絡の問題が、前記パッドの層構成を改善したことと、前記パッドの形成部に対応した開口を有する絶縁性シートを介したことで改善される。

【0024】加えて、リードの末端部が対応する箇所の絶縁性基材と10μm以上の間隔を隔てていることにより、外部回路との接続の際の反り等に起因する接続部の凹凸を吸収することが可能になる。

【0025】

【実施例】

(1) リード材料の前処理

ニッケル約4.2%を含有する厚さ150μmの鉄-ニッケル合金の条（YEF-42（商品名）；日立金属（株）製）をリード材料とし、前記材料を70℃に加熱したアルカリ脱脂液（エクスリーン（商品名）；奥野製薬（株）製を水に溶解させたもの）に10分間浸漬し、約50℃の湯で攪拌しながら2分間洗浄し、さらに約20℃の水に2分間浸漬し、水を交換して再び2分間浸漬した。

【0026】次に、リード材料を約20℃の5%塩酸に30～60秒間浸漬し、その後、約20℃の水に1分間浸漬し、別の槽に溜めておいた約20℃の純水に1分間浸漬して取り出した後、乾燥空気を吹きつけて表面の水滴を完全に除去した。

【0027】前記材料を、予め80℃に加熱しておいたオーブンに入れ、10分後に取り出し、すぐにデシケータに入れて温度が30℃以下になるまでそのまま放置した。

【0028】(2) リードの成形（レジスト・パターンの形成）

前記材料を、約60分後、デシケータから取り出し、塗布・乾燥後の膜厚が約10μmになるように、ネガ型液状レジスト（PMER N-HC40（商品名）；東京応化（株）製）をディップコートで表面に塗布した。約70℃のオーブンに30分間入れて、表面に塗布したレジストがベトつかなくなるまで乾燥させた。

【0029】次いで、前記材料にパターンマスクを重ね

合わせ、両面露光機(HMW532D(商品名);オーク(株)製)にセットして、紫外線を約100mJ/cm²照射して、被照射部のレジストを現像液に不溶な状態に変化させた。

【0030】レジスト・パターンは、成形後のリード・パターンであり、チップと接続される多数の始端より略放射状に外側に延びており、それらの末端が略マトリクス状に配置されており、必要に応じて、前記末端部が、他の導体部より幅が広く、円形または多角形もしくはこれに類似する形状となるようにパターンニングする。

【0031】さらに、5%のトリエタノールアミン溶液に浸漬し、10秒に1~2回の割合で揺動しながら2分後に取り出し、現像液が表面に残らなくなるまで水で洗浄した。さらに、純水で洗浄し、約40℃の乾燥空気を吹きつけて水分を完全に飛ばし、表面を乾燥させた。その後、前記材料を、予め110℃に加熱しておいたオープンに入れ、エッチング液で剥離したり溶解したりしないようにレジストを十分に硬化させた。

【0032】(3) リードの成形(金属材料のエッチング成形)

前記材料に、50℃の塩化第二鉄をスプレーで吹きつけ、レジストで覆われていない部分の鉄-ニッケル合金を腐食させて除去した。材料表面に付着した塩化第二鉄液を良く落としてから、約30℃の水をスプレーで吹きつけて塩化第二鉄液を完全に洗い流した。次いで、乾燥空気を吹きつけて表面に付着した水分を飛ばした後、50℃に加熱した水酸化ナトリウム5%溶液に約2分間浸漬し、レジストを膨潤させて除去し、30℃の水で良く洗浄して乾燥させた。以上、(1)~(3)の工程により、例えば図2に示すようなリード部材20を得た。

【0033】(4) チップ搭載用金属板の成形
上記とは別に、厚さ約0.5mmの銅板の中央部の縦横約20mmを除いた部分を絞加工して、深さ約0.7mmの窪みを形成し、チップ搭載部とした。

【0034】次に、窪み部分の外側部に、絶縁性シートとなる厚さ60μmのエポキシ系接着シート(YEF-040(商品名);三菱油化(株)製)を重ね、約100℃の熱板で2~5kg/cm²の圧力を約10秒間加えて、チップ搭載部と絶縁性基材とを貼り合せ、チップ搭載用金属板11を得た。(図1参照)

【0035】この際、エポキシ系接着シート(絶縁性基材)を任意のパターン状とすることによって、後工程において、リード部材と積層した場合に、リード・パターンの末端部の接続用パッド部分がチップ搭載用金属板と離間(シートの厚さ分)した構成とすることができる。

【0036】(5) チップキャリアの製造(以下、図1参照)

チップ搭載用金属板11に設けられた絶縁性基材(接着シート)12側の面に、リード部材20を位置合わせして重ね、そのまま2~5kg/cm²の圧力を加えながら、18

0℃に加熱し、両者を貼り合わせた。約30分後、冷却して取り出した。

【0037】リード部材20とチップ搭載用金属板11の導体部とを電氣的に接続させることが必要な箇所には、予め接続用の穴30を形成しておいた。両者の貼り合わせ後、この穴30に銅粉を含む導電ペースト(NF2000(商品名);タツタ電線(株)製)を充填し、150℃で30分間加熱してペーストを硬化させた。

【0038】(6) 接続用パッドの形成

次に、リード部材20のリード末端部以外を覆うための絶縁性樹脂(プロビマー52(商品名);チバガイギー製)を、リード部材20のある面に塗布し、そのまま室温で乾燥させた。

【0039】次いで、80℃で約10分間加熱し、樹脂中に含まれる溶剤を揮発させ、表面に塗布したレジストがべつつかなくなるまで乾燥させた。

【0040】その後、開口部分がリード部材20のリード末端部に対応するパターンマスクを重ね合わせ、両面露光機(HMW532D(商品名);オーク(株)製)にセットして、紫外線を約7000mJ/cm²照射して、被照射部の樹脂を現像液に不溶な状態に変化させた。次いで、現像処理によって、紫外線の当たらなかった部分の樹脂を溶解させて除去した。140℃で30分間加熱して樹脂を完全に硬化させた。

【0041】樹脂を除去した部分にディスペンサで、はんだクリーム(SQ-10320SHZ(商品名);(株)タムラ製作所製)を塗布し、IRリフロー装置(RF-330(商品名);日本バルス技研(株)製)で230℃、約1分間加熱してはんだクリームを溶融させた。このまま冷却し洗浄することによって、球状のはんだパッド40をリード部材20の導体パターンの外部端子上に形成した。

【0042】この際、はんだパッドを複層構成とすることも任意である。例えば、錫、錫-鉛合金、金とこれらの金属を主成分とする合金のうち、2種以上の金属を積層した構成とし、前記末端部側に金を含む合金のような高融点の金属を配置し、外側に錫または錫-鉛合金を配置することで、外側のはんだは接続に寄与し、内側のはんだは接続の際の加熱・加圧によってもつぶれない剛性を有するものであり、隣り合うリードとの短絡が防止される。

【0043】(7) チップの搭載

次に、チップ搭載用金属板11の中央部に形成した窪み(チップ搭載箇所)に銀ペースト(CRN-1022(商品名);住友ベークライト(株)製)を塗布し、チップを乗せ、200℃で30分間加熱することにより、銀ペーストを硬化してチップを固定させた。これらの一連の操作はダイボンディング装置で行った。

【0044】(8) 半導体パッケージの製造

チップ上の電極とリード部材20との電氣的な接続を、ワ

ワイヤーボンダを用いて直径 $30\mu\text{m}$ の金線で行った。また、チップ上のグランド電極は、チップ搭載用金属板11の導体部と接続させた。

【0045】なお、電気的に接続できる方法であれば、ワイヤーボンディングによる方法に限定する必要はなく、導電ペーストによる方法やバンプを使用する方式でも良い。

【0046】金線と半導体素子を保護するため、封止用樹脂を任意の方法（例えば、ディスペンサやトランスファ・モールド）で塗布し、 180°C で30分間加熱して樹脂を硬化させ、その後、フレームとの接続部を金型で切断して半導体パッケージを得た。

【0047】

【発明の効果】QFP型の半導体装置の製造設備をそのまま使用でき、PGA型の半導体装置より安価で、既存のBGA型の半導体装置より放熱性・接続信頼性の高い、新規なBGA型の半導体装置を達成するようなチップ

キャリアが提供された。

【図面の簡単な説明】

【図1】本発明のチップキャリアの断面説明図。

【図2】本発明のチップキャリアを形成するリード部材の一例を示す平面図。

【図3】従来のチップキャリア（QFP）の説明図。

【図4】従来のチップキャリア（PGA）の説明図。

【図5】従来のBGA方式のチップキャリアの説明図。

【符号の説明】

10…チップキャリア

11…チップ搭載用金属板

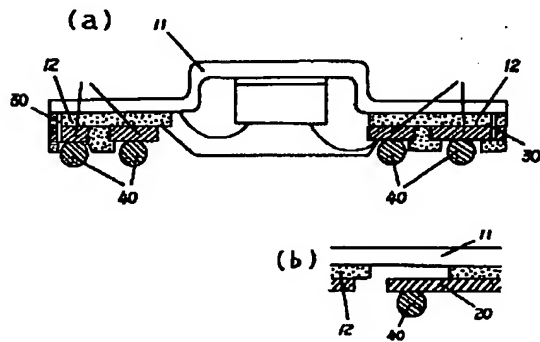
12…絶縁性基材

20…リード部材

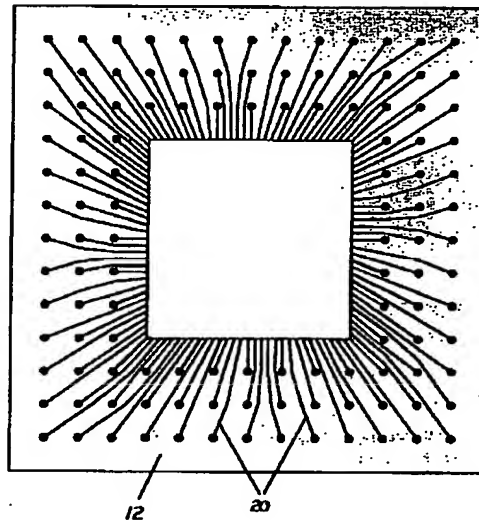
40…はんだパッド

50…BGA型の半導体パッケージ

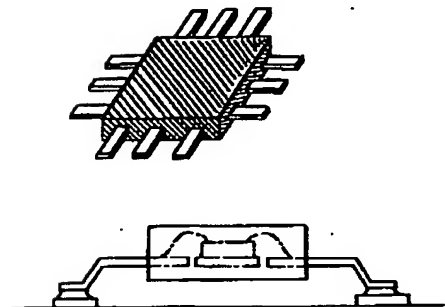
【図1】



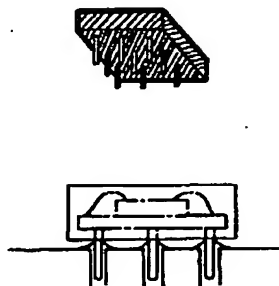
【図2】



【図3】



【図4】



【図5】

